

182

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Its Application of:

Examiner: NYA

Group Art Unit: 2879

$$\vdots$$

1

February 15, 2005

1

•

10

[Signature]

Frank A. DeLucia
Attorney for Applicant
Registration No. 42,476

日 本 国 特 許 庁
JAPAN PATENT OFFICE

10/758,193
GAU 2879

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 6 月 1 6 日
Date of Application:

出 願 番 号 特 願 2 0 0 3 - 1 7 0 2 8 3
Application Number:

ST. 10/C] : [J P 2 0 0 3 - 1 7 0 2 8 3]

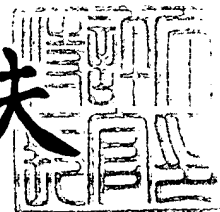
願 人 キヤノン株式会社
Applicant(s):

CERTIFIED COPY OF
PRIORITY DOCUMENT

2 0 0 4 年 1 月 1 4 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 1 1 1 2 8 1

【書類名】 特許願

【整理番号】 254866

【提出日】 平成15年 6月16日

【あて先】 特許庁長官殿

【国際特許分類】 H01J 29/46

【発明の名称】 電子放出素子、電子源及び画像表示装置の製造方法

【請求項の数】 9

【発明者】

【住所又は居所】 東京都大田区下丸子 3 丁目 3 0 番 2 号 キヤノン株式会社
社内

【氏名】 寺本 洋二

【特許出願人】

【識別番号】 000001007

【氏名又は名称】 キヤノン株式会社

【代理人】

【識別番号】 100096828

【弁理士】

【氏名又は名称】 渡辺 敬介

【電話番号】 03-3501-2138

【選任した代理人】

【識別番号】 100110870

【弁理士】

【氏名又は名称】 山口 芳広

【電話番号】 03-3501-2138

【手数料の表示】

【予納台帳番号】 004938

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0101029

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電子放出素子、電子源及び画像表示装置の製造方法

【特許請求の範囲】

【請求項 1】 電子放出素子の製造方法であって、

(A) 基板上に、第 1 の導電層と、電子放出体を構成する材料の少なくとも一部を含む層と、保護層と、第 2 の導電層と、絶縁層と、第 3 の導電層と、をこの順序で積層した積層体を配置する工程と、

(B) 前記第 3 の導電層表面から前記保護層まで到達する開口を、ドライエッチングで形成する工程と、

(C) 前記開口を有する、保護層と第 2 の導電層と絶縁層と第 3 の導電層からなる積層体をマスクとして、前記保護層をウエットエッチングすることにより、前記電子放出体を構成する材料の少なくとも一部を含む層の一部を前記開口部内に露出させる工程と、

を有することを特徴とする電子放出素子の製造方法。

【請求項 2】 前記保護層が、前記工程 (B) において、前記第 2 の導電層のエッチングレートよりもエッチングレートの低い材料からなる請求項 1 に記載の電子放出素子の製造方法。

【請求項 3】 前記保護層の材料が金属である請求項 1 または 2 に記載の電子放出素子の製造方法。

【請求項 4】 前記保護層の材料がシリコン窒化物またはシリコン酸化物である請求項 1 または 2 に記載の電子放出素子の製造方法。

【請求項 5】 前記第 1 の導電層よりカソード電極が、前記第 2 の導電層より集束電極が、前記第 3 の導電層よりゲート電極が、それぞれ構成される請求項 1 乃至 4 のいずれかに記載の電子放出素子の製造方法。

【請求項 6】 前記電子放出体の主成分がカーボンである請求項 1 乃至 5 のいずれかに記載の電子放出素子の製造方法。

【請求項 7】 前記電子放出体が、ダイヤモンド、ダイヤモンドライクカーボン、カーボンファイバーのいずれかである請求項 1 乃至 5 のいずれかに記載の電子放出素子の製造方法。

【請求項 8】 複数の電子放出素子を有する電子源の製造方法であって、前記電子放出素子が請求項 1 乃至 7 のいずれかに記載の製造方法により製造されることを特徴とする電子源の製造方法。

【請求項 9】 電子源と、電子の照射によって発光する発光部材とを有するディスプレイ装置の製造方法であって、前記電子源が請求項 8 に記載の製造方法により製造されることを特徴とする画像表示装置の製造方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、電子放出素子、電子源、画像表示装置の製造方法に関する。

【0 0 0 2】

【従来の技術】

電子放出素子には、電界放出型（以下、「F E 型」と称する）や、表面伝導型電子放出素子などがある。

【0 0 0 3】

F E 型ではスピントタイプが高効率で期待されているが、スピントタイプの電子放出素子では製造工程が複雑な上、電子ビームが発散しやすい。そのため、電子ビームの広がりを防ぐために、電子放出部上方に集束電極を配置する必要がある。

【0 0 0 4】

一方、電子ビーム径がスピントタイプほど広がらない電子放出素子の例として、カソード電極上に、連通する開口（ゲートホール）を有する絶縁層及びゲート電極を配置するとともに、開口の底に平坦な薄膜（電子放出膜）を配置し、この膜から電子放出を行わせるものがある。このような平坦な電子放出膜を有する電子放出素子では、電子放出膜上に比較的平坦な等電位面が形成され電子ビームの広がりが小さくなるとともに、比較的簡易に製造できる。また電子放出に必要な駆動電圧の低減を図ることができる。さらに電子放出が面で行われるために、電界の集中を緩和することができる。そのため、電子放出素子の長寿命化を図ることができる。このような平坦な電子放出膜として炭素系電子放出膜が提案されてい

る。また、さらに電子ビーム径を小さくする方法として、カソード電極の形状を改善する手法を用いた例などがある。

【 0 0 0 5 】

上記 F E 型の電子放出素子としては、例えば、特許文献 1 ～ 1 1 などに記載されたものがある。また、表面伝導型の電子放出素子としては、特許文献 1 2、1 3 などに開示されている。

【 0 0 0 6 】

【特許文献 1】

特開平 8 - 9 6 7 0 3 号公報

【特許文献 2】

特開平 8 - 9 6 7 0 4 号公報

【特許文献 3】

特開平 8 - 2 9 3 2 4 4 号公報

【特許文献 4】

特開平 8 - 2 6 4 1 0 9 号公報

【特許文献 5】

特開平 8 - 5 5 5 6 4 号公報

【特許文献 6】

特開平 8 - 1 1 5 6 5 4 号公報

【特許文献 7】

特開平 1 0 - 1 2 5 2 1 5 号公報

【特許文献 8】

特開 2 0 0 0 - 6 7 7 3 6 号公報

【特許文献 9】

特開 2 0 0 1 - 2 5 6 8 8 4 号公報

【特許文献 1 0】

特許第 2 6 3 6 6 3 0 号公報

【特許文献 1 1】

米国特許第 5 4 7 3 2 1 8 号明細書

【特許文献 12】

特許第 3010305 号公報

【特許文献 13】

特開平 3-261024 号公報

【0007】

【発明が解決しようとする課題】

上記ゲートホール内に電子放出膜を配置する方法には、大きく分けて、ゲートホールを形成した後に、電子放出膜をホール内に堆積させる方法と、カソード電極上に電子放出膜、絶縁層、ゲート電極を積層した後に、ゲート電極と絶縁層を貫通する開口（ゲートホール）を形成する方法の 2 種類に分けられる。

【0008】

しかし、前者の方法では、電子放出膜の成膜時に孔内の側壁部に電子放出膜の付着が起こり、ゲートーカソード間でリーク電流が生じる場合がある。一方、後者の方法では、上記リーク電流の問題は生じないが、開口を作製するプロセスにおいて電子放出膜がエッチングのストップ層となるために、電子放出膜がエッチングに対して十分に遅いエッチングレートを持つ必要がある。このことが、絶縁材料、電子放出膜材料の選択やエッチングプロセスの選択等のプロセスマージンを小さくしてしまう。さらに、長時間エッチングプロセスに電子放出膜が曝されているために、プラズマ等により電子放出膜の劣化が起こってしまう場合がある。

【0009】

また、放出される電子ビームを集束させるために、ゲートホール内に位置するカソード電極の表面を凹部状に形成し、該カソード電極の凹部内に収まる様に電子放出層を配置する構造が開示されている。このような構造の場合、カソード電極の凹部の幅と深さにより、電子ビームの軌道が制御されるので、凹部形状を高精度に制御しなくてはならない。

【0010】

そこで、本発明は、製造プロセスが容易で、電子ビーム径の制御性が良好な電界放出型の電子放出素子、電子源、及び画像表示装置の製造方法を提供すること

にある。

【0011】

【課題を解決するための手段】

上記目的を達成するために成された本発明の構成は、以下のとおりである。

【0012】

即ち、本発明は、電子放出素子の製造方法であって、

(A) 基板上に、第1の導電層と、電子放出体を構成する材料の少なくとも一部を含む層と、保護層と、第2の導電層と、絶縁層と、第3の導電層と、をこの順序で積層した積層体を配置する工程と、

(B) 前記第3の導電層表面から前記保護層まで到達する開口を、ドライエッチングで形成する工程と、

(C) 前記開口を有する、保護層と第2の導電層と絶縁層と第3の導電層からなる積層体をマスクとして、前記保護層をウエットエッチングすることにより、前記電子放出体を構成する材料の少なくとも一部を含む層の一部を前記開口部内に露出させる工程と、

を有することを特徴とする電子放出素子の製造方法を提供する。

【0013】

上記本発明の電子放出素子の製造方法においては、下記の構成を好ましい形態として含む。

前記保護層が、前記工程 (B) において、前記第2の導電層のエッチングレートよりもエッチングレートの低い材料からなる。

前記保護層の材料が金属である。

前記保護層の材料がシリコン窒化物またはシリコン酸化物である。

前記第1の導電層よりカソード電極が、前記第2の導電層より集束電極が、前記第3の導電層よりゲート電極が、それぞれ構成される。

前記電子放出体の主成分がカーボンである。

前記電子放出体が、ダイヤモンド、ダイヤモンドライクカーボン、カーボンファイバーのいずれかである。

【0014】

また、本発明は、複数の電子放出素子を有する電子源の製造方法であって、該電子放出素子が前記本発明の製造方法により製造されることを特徴とする電子源の製造方法を提供する。

【0015】

さらに、本発明は、電子源と、電子の照射によって発光する発光部材とを有する画像表示装置の製造方法であって、電子源が前記本発明の製造方法により製造されることを特徴とする画像表示装置の製造方法を提供する。

【0016】

【発明の実施の形態】

以下に図面を参照して、本発明の好適な実施形態を例示的に詳しく説明する。但し、下記の実施形態に記載されている構成部品の寸法、材質、形状、その相対配置などは、特に記載の無い限りは、この発明の範囲をそれらのみに限定する趣旨のものではない。

【0017】

図1に本発明の電子放出素子の製造方法のフローを示す。図2は本発明の製造方法により製造される電子放出素子の最も基本的な構成を示す模式図であり、図2(a)は平面図、(b)は断面図であり、(a)中のA-A'断面に対応する。図2において、1は基板、2はカソード電極、3は電子放出膜、4は保護層、5は集束電極、6は絶縁層、7はゲート電極、8はアノード電極、9は駆動電源、10 高圧電源、 W_1 は開口径である。

【0018】

図2の構成においては、カソード電極2と集束電極5とは等電位になるように短絡しており、 V_b はゲート電極7とカソード電極2の間に印加される電圧、 V_a はアノード電極8に印加される電圧、 I_e は電子放出電流である。

【0019】

素子を駆動させるために、 V_b 、 V_a を印加すると、孔の中に強い電界が形成され、 V_b や絶縁層6の厚さ、形状、絶縁層の誘電率などにより孔内部の等電位面の形状が定められる。孔の外では主にアノード電極8との距離Hにもよるが V_a によりほぼ平行な等電位面となる。電子放出膜3にかかる電界がある閾値を超え

ると電子放出膜 3 から電子が放出される。孔から出た電子は今度はアノード電極 8 に衝突するようになっている。

【0020】

また、図 3 に、図 1 のフローに対応する、本発明の電子放出素子の製造工程の一例を示した模式断面図を示す。図中、12 は第 1 の導電層、13 は電子放出体を構成する材料の少なくとも一部を含む層、14 は保護層、15 は第 2 の導電層、16 は絶縁層、17 は第 3 の導電層である。

【0021】

(工程 A)

〔工程 a-1〕

予め、その表面を十分に洗浄した基板 1 上に、カソード電極 2 を構成する第 1 の導電層 12 を積層する。

【0022】

基板 1 としては、石英ガラス、Na 等の不純物含有量を減少させたガラス、青板ガラス、或いは、シリコン基板等にスパッタ法等により SiO_2 を積層した積層体、アルミナ等セラミックスの絶縁性基板などが用いることができる。

【0023】

第 1 の導電層 12 は、導電性を有する材料から構成され、蒸着法、スパッタ法等の一般的真空成膜技術、フォトリソグラフィ技術により形成することができる。第 1 の導電層 12 の材料は、例えば、Be、Mg、Ti、Zr、Hf、V、Nb、Ta、Mo、W、Al、Cu、Ni、Cr、Au、Pt、Pd 等の金属、またはこれらの金属を含む合金を用いることができる。また、その厚さとしては、数十 nm から数 mm の範囲で設定され、好ましくは数百 nm から数 μm の範囲で選択される。

【0024】

〔工程 a-2〕

第 1 の導電層 12 の表面に、電子放出膜 3 を形成するための、電子放出体を構成する材料の少なくとも一部を含む層 13 を配置する。電子放出体を構成する材料の少なくとも一部を含む層 13 は蒸着法、スパッタ法、印刷法などにより形成

することができる。

【0025】

本発明にかかる電子放出体は、カーボンを主成分とするものが好ましい。例えば、グラファイト、C60などのフラーレン、カーボンナノチューブやグラファイトナノファイバーなどのカーボンファイバー、ダイヤモンドライクカーボン、ダイヤモンドを分散した炭素、及び、炭素化合物等から適宜選択される。好ましくは仕事関数の低いダイヤモンド薄膜、ダイヤモンドライクカーボン、カーボンファイバーである。

【0026】

電子放出体を構成する材料の少なくとも一部を含む層13の膜厚としては、数nmから数 μ mの範囲で設定され、好ましくは数nmから数百nmの範囲で選択される。

【0027】

〔工程a-3〕

電子放出体を構成する材料の少なくとも一部を含む層13上に、図2の保護層4を構成する保護層14を成膜する。保護層14は蒸着法、スパッタ法、印刷法などにより形成することができる。保護層14の材料は、例えば、SiO₂やSiN_xなどの誘電体やBe、Mg、Ti、Zr、Hf、V、Nb、Ta、Mo、W、Al、Cu、Ni、Cr、Au、Pt、Pd等の金属または、これら金属を含む合金材料、TiC、ZrC、HfC、TaC、SiC、WC等の炭化物、HfB₂、ZrB₂、LaB₆、CeB₆、YB₄、Gd₂B₄等の硼化物、TiN、ZrN、HfN等の窒化物、Si、Ge等の半導体等から適宜選択される。中でも、シリコン窒化物やシリコン酸化物、或いは金属が好ましく用いられる。

【0028】

また、後に記述するウエットエッチング工程におけるエッチング速度が、電子放出体を構成する材料の少なくとも一部を含む層13よりも大きい材料を選択することが好ましい。また、望ましくはウエットエッチング工程におけるエッチング速度が、電子放出体を構成する材料の少なくとも一部を含む層13よりも10倍以上の速度があればよい。保護層14の膜厚としては、数nmから数 μ mの範

囲で設定され、好ましくは数 nm から数百 nm の範囲で選択される。

【0029】

〔工程 a-4〕

保護層 14 上に、集束電極 5 を構成する第 2 の導電層 15 を配置する。第 2 の導電層 15 は導電性を有しており、蒸着法、スパッタ法、印刷法等により形成することができる。第 2 の導電層 15 の材料は、例えば、Be、Mg、Ti、Zr、Hf、V、Nb、Ta、Mo、W、Al、Cu、Ni、Cr、Au、Pt、Pd 等の金属または、これら金属を含む合金などを用いることができる。第 2 の導電層 15 の厚さとしては、数十 nm から数 mm の範囲で設定され、好ましくは数百 nm から数 μ m の範囲で選択される。

【0030】

〔工程 a-5〕

第 2 の導電層 15 上に、図 2 の絶縁層 6 を構成する絶縁層 16 を堆積する。絶縁層 16 は、スパッタ法、CVD 法、真空蒸着法、印刷法などで形成することができる。絶縁層 16 の厚さとしては、数 nm から数 μ m の範囲で設定され、好ましくは数十 nm から数百 nm の範囲から選択される。望ましい材料としては SiO₂、SiN、Al₂O₃、CaF、アンドープダイヤモンドなどの高電界に絶えられる耐圧の高い材料が望ましい。

【0031】

〔工程 a-6〕

絶縁層 16 上に、ゲート電極 7 を構成する第 3 の導電層 17 を配置する。第 3 の導電層 17 は、導電性を有しており、上述した第 1 の導電層 12 の形成方法と同様の手法により形成することができる。第 3 の導電層 17 の材料は、上述した第 1 の導電層 12 に適用可能な材料群から適宜選択することができる。第 3 の導電層 17 の厚さとしては、数 nm から数十 μ m の範囲で設定され、好ましくは数十 nm から数 μ m の範囲で選択される。

【0032】

尚、第 1 の導電層 12、第 2 の導電層 15、及び、第 3 の導電層 17 は、同一材料でも異種材料でも良く、また、同一形成方法でも異種方法でも良い。また、

ここでは、〔工程 a-1〕～〔工程 a-6〕にかけて、各層を順次積層した例を示したが、予め上記〔工程 a-1〕～〔工程 a-6〕において形成する全ての層のうちのいくつか又は全てを予め積層体として用意しておき、これを、上記〔工程 a-1〕～〔工程 a-6〕に合うように、基板上に積層することもできる。

【0033】

(工程 B)

第3の導電層 17 上に、フォトリソグラフィ技術などにより上記(工程 A)で形成した第2の導電層 15、絶縁層 16、第3の導電層 17 を貫通する開口 20 を形成するためのパターン(開口)を有するマスク(不図示)を形成する。そして、該マスクを用い、保護層 14 をエッチングストップ層として、第2の導電層 15、絶縁層 16、第3の導電層 17 を貫通し、保護層 14 上面にまでおよぶ(保護層 14 を露出させる)開口 20 を形成する、ドライエッチング工程を行う。尚、開口 20 の平面形状は、円形に限られるものではない。

【0034】

上記ドライエッチング工程においては、保護層 14 のエッチングレートが第2の導電層 15 のエッチングレートよりも低いことが好ましく、具体的には、1/10 以下のエッチングレートであることが望ましい。上記ドライエッチング後、マスクパターンを除去する。

【0035】

(工程 C)

保護層 14 のウェットエッチング工程を行う。この工程により、電子放出体を構成する材料の少なくとも一部を含む層 13 の一部が開口 20 内に露出する。ウェットエッチング工程は、保護層 14 がエッチングでき、第3の導電層 17、絶縁層 16、第2の導電層 15 と比較して、エッチングレート比が大きいものが好ましく、且つ電子放出体を構成する材料の少なくとも一部を含む層 13 がエッチングされない、或いは実質的に劣化しないものであることが望ましい。

【0036】

尚、〔工程 a-2〕で形成する、「電子放出体を構成する材料の少なくとも一部を含む層 13」における、「層」とは、連続した膜のみを指すものではなく、

第1の導電層12とは異なる部材が、互いに分離した状態（或いは一部が繋がった状態）で第1の導電層12上に配置されているものも含む。

【0037】

このため、「電子放出体を構成する材料の少なくとも一部を含む層13」は、電子放出体でのみ構成される層であってもよいし、電子放出体を印刷ペーストなどの分散媒に分散させて塗布することで得た層であってもよい。さらには、〔工程a-2〕以降のプロセスによって、電子放出体となるような、最終的に得られる電子放出体の一部を構成する部材を含むものであってもよいし、〔工程a-2〕以降のプロセスによって、電子放出体を形成するための複数の触媒粒子から形成されるものであってもよい。

【0038】

従って、〔工程a-2〕では、電子放出体の一部（或いは電子放出体を形成するための触媒）を形成し、上記（工程C）の後に、電子放出体の残りの部分を形成する方法を採用することもできる。この手法は、例えば、カーボンファイバーをCVD成長させる場合などに用いることができる。つまり、〔工程a-2〕では、第1の導電層12上に、複数の触媒粒子（或いは複数の触媒粒子を含む層）を配置し、（工程C）の後に、炭素化合物ガス雰囲気中で加熱処理することで、開口20内に露出した触媒粒子の触媒作用を用いて第1の導電層12上にカーボンナノチューブやグラファイトナノファイバーなどのカーボンファイバーを電子放出体として成長させることができる。

【0039】

また、このように、〔工程a-2〕以降に残る電子放出体を形成する場合には、最終的に得られる電子放出膜3（電子放出体からなる層、または、電子放出体を含む層）の厚みが、カソード電極12と第2の導電層15との間隔よりも小さくなるように制御する。

【0040】

次に、本発明の製造方法により製造された電子放出素子を適用した応用例について以下に述べる。本発明の製造方法により製造された電子放出素子は、その複数個を同一の基体表面上に配列することによって、例えば電子源、或いは画像表

示装置を構成することができる。

【0041】

図4を用いて、本発明の製造方法により製造された電子放出素子を複数配して得られる電子源について説明する。図4において、41は電子源基体、42はX方向配線、43はY方向配線、44は本発明による電子放出素子である。

【0042】

X方向配線42は、 D_{x1} 、 D_{x2} 、 \dots D_{xm} のm本の配線からなり、真空蒸着法、印刷法、スパッタ法等を用いて形成された導電性金属等で構成することができる。配線の材料、膜厚、幅は適宜設計される。Y方向配線43は、 D_{y1} 、 D_{y2} 、 \dots D_{yn} のn本の配線からなり、X方向配線42と同様に形成される。これらm本のX方向配線42とn本のY方向配線43との間には、不図示の層間絶縁層が設けられており、両者を電氣的に分離している。ここで、m及びnは共に正の整数である。不図示の層間絶縁層は、真空蒸着法、印刷法、スパッタ法等を用いて形成された SiO_2 等で構成される。X方向配線42とY方向配線43は、それぞれ外部端子として引き出すことができる。

【0043】

電子放出素子44を構成するカソード電極及びゲート電極は、それぞれ、m本のX方向配線42のうちの一つ、及びn本のY方向配線43のうちの一つとに電氣的に接続される。

【0044】

X方向配線42、Y方向配線43、及びカソード電極及びゲート電極を構成する材料は、その構成元素の一部或いは全部が同一であっても、またそれぞれ異なっても良い。カソード電極及びゲート電極を構成する材料と配線材料が同一である場合には、X方向配線42、Y方向配線43は、それぞれカソード電極或いはゲート電極ということもできる。

【0045】

X方向配線42には、X方向に配列した電子放出素子44の行を選択するための、走査信号を印加する不図示の走査信号印加手段が接続される。一方、Y方向配線43には、Y方向に配列した電子放出素子44の各列を入力信号に応じて変

調するための、不図示の変調信号発生手段が接続される。各電子放出素子に印加される駆動電圧は、当該素子に印加される走査信号と変調信号の差電圧として供給される。

【0 0 4 6】

上記構成においては、個別の電子放出素子を選択し、独立に駆動可能とすることができる。このようなマトリクス配置の電子源を用いて構成した画像表示装置について、図 5 を用いて説明する。図 5 は、画像表示装置の表示パネルの一例を示す模式図である。

【0 0 4 7】

図 5 において、4 1 は電子放出素子を複数配した電子源基体、5 1 は電子源基体 4 1 を固定したリアプレート、5 6 はガラス基体 5 3 の内面に蛍光体などの蛍光体からなる蛍光体膜 5 4 とアノード電極としてのメタルバック 5 5 とが形成されたフェースプレートである。5 2 は支持枠であり、支持枠 5 2 には、リアプレート 5 1、フェースプレート 5 6 がフリットガラス等を用いて接続されている。5 7 は外囲器であり、例えば、大気中或いは窒素中で、4 0 0 ～ 5 0 0 ℃の温度範囲で 1 0 分以上焼成することで、封着して構成される。

【0 0 4 8】

外囲器 5 7 は、上述した通り、フェースプレート 5 6、支持枠 5 2、リアプレート 5 1 で構成される。リアプレート 5 1 は主に基体 4 1 の強度を補強する目的で設けられるため、基体 4 1 自体で十分な強度を持つ場合は、別体のリアプレート 5 1 は不要とすることができる。即ち、基体 5 1 に直接支持枠 5 2 を封着し、フェースプレート 5 6、支持枠 5 2 及び基体 4 1 で外囲器 5 7 を構成しても良い。一方、フェースプレート 5 6、リアプレート 5 1 間に、スペーサーとよばれる不図示の支持体を設置することにより、大気圧に対して十分な強度をもつ外囲器 5 7 を構成することもできる。

【0 0 4 9】

本発明の画像形表示装置は、テレビジョン放送の表示装置、テレビ会議システムやコンピューター等の表示装置の他、感光性ドラム等を用いて構成された光プリンターとしての画像表示装置等としても用いることができる。

【0050】

【実施例】

以下、本発明の実施例を詳細に説明する。

【0051】

(実施例1)

図2に示した構成の電子放出素子を、図3に示した工程に従って作製した。

【0052】

〔工程1〕

基板1に石英を用い、十分洗浄を行った後、スパッタ法により、基板1上に第1の導電層12としてAlを300nmの厚さで成膜した。

【0053】

〔工程2〕

第1の導電層12上にプラズマCVD法を用いて、ダイヤモンドライクカーボン膜を約30nm堆積させ、電子放出膜3とした。

【0054】

〔工程3〕

スパッタ法により、電子放出体を構成する材料の少なくとも一部を含む層13上に保護層14として、Crを50nmの厚さになるように成膜した。

【0055】

〔工程4〕

保護層14上に、第2の導電層15として、Taを50nmの厚さになるように成膜した。

【0056】

〔工程5〕

絶縁層16の作製のために、原料ガスとしてSiH₄、O₂を使用してプラズマCVD法により、SiO₂を約1000nm成膜した。

【0057】

〔工程6〕

次に、絶縁層16上に、第3の導電層17として、Taを100nmの厚さに

なるように成膜した。

【0058】

〔工程7〕

第3の導電層17上に、ポジ型フォトレジストのスピコートし、フォトマスクパターン（円形）を露光、現像し、マスクパターン（円形の開口）を形成した。このときの開口径 W_1 は $1.5\mu\text{m}$ とした。

【0059】

〔工程8〕

エッチングガスとして CF_4 、 H_2 の混合ガス、エッチングパワーとして150W、エッチング圧力として5Paの条件で、ドライエッチングを行い、保護層14上面でエッチングをストップし、開口20を形成した。

【0060】

〔工程9〕

残ったマスクパターン（不図示）を、剥離液（剥離液104／東京応化製）にて除去した。

【0061】

〔工程10〕

次に、露出した保護層14を $(\text{NH}_4)_2\text{Ce}(\text{NO})_6$ 、 HClO_4 、 H_2O の混合溶液にて、30秒ウエットエッチングし、水洗30秒を行い、本実施例の電子放出素子を完成させた。

【0062】

（実施例2）

図2に示した構成の電子放出素子を、図3に示した工程に従って作製した。

【0063】

〔工程1〕

基板1に石英を用い、十分洗浄を行った後、スパッタ法により、基板1上に、第1の導電層12として厚さ300nmのPtを成膜した。

【0064】

〔工程2〕

第1の導電層12上にプラズマCVD法を用いて、ダイヤモンドライクカーボン膜を約100nm堆積させ、電子放出膜3とした。

【0065】

〔工程3〕

原料ガスとしてSiH₄、O₂を使用してプラズマCVD法により、SiO₂を約50nm成膜し、保護層14とした。

【0066】

〔工程4〕

スパッタ法により、保護層14上に、第2の導電層15として厚さ50nmのCrを成膜した。

【0067】

〔工程5〕

絶縁層16の作製のために、原料ガスとしてSiH₄、O₂を使用してプラズマCVD法により、SiO₂を約1000nm成膜した。

【0068】

〔工程6〕

絶縁層16上に、第3の導電層17として、Taを100nmの厚さになるように抵抗加熱蒸着により成膜した。

【0069】

次に、第3の導電層17上に、ポジ型フォトリジストをスピンコートし、フォトリソパターン（円形）を露光、現像し、マスクパターン（円形の開口）を形成した。このときの開口径W₁は1.5μmとした。

【0070】

〔工程7〕

エッチングガスとしてCF₄、H₂の混合ガス、エッチングパワーとして150W、エッチング圧力として5Paの条件で、ドライエッチングを行い、第2の導電層15上面でエッチングをストップした。次に、エッチングガスとしてO₂、エッチングパワー、150W、エッチング圧力として10Paとして、第2の導電層15のドライエッチングを行い、保護層14上部でエッチングをストップし

開口 20 を形成した。

【0071】

〔工程 8〕

残ったマスクパターンを、剥離液（剥離液 104 / 東京応化製）にて除去した。

。

【0072】

〔工程 9〕

BHF [HF (50%) : NH_4F (40%) = 1 : 5] に、10 秒間浸すことにより、保護層 14 をウエットエッチングし、水洗 30 秒行い、本実施例の電子放出素子を完成させた。

【0073】

（実施例 3）

〔工程 1〕

基板 1 に石英を用い、十分洗浄を行った後、スパッタ法により、基板 1 上に、第 1 の導電層 12 として厚さ 300 nm の Pt を成膜した。

【0074】

〔工程 2〕

第 1 の導電層 12 上にスパッタ法を用いて、電子放出体を構成する材料の少なくとも一部を含む層 13 として、Co 粒子（触媒粒子）を多数堆積させた。

【0075】

〔工程 3〕

原料ガスとして SiH_4 、 O_2 を使用してプラズマ CVD 法により、 SiO_2 を約 50 nm 成膜し、保護層 14 とした。

【0076】

〔工程 4〕

スパッタ法により、保護層 14 上に、第 2 の導電層 15 として厚さ 50 nm の Cr を成膜した。

【0077】

〔工程 5〕

絶縁層 16 の作製のために、原料ガスとして SiH_4 、 O_2 を使用してプラズマ CVD 法により、 SiO_2 を約 1000 nm 成膜した。

【0078】

〔工程 6〕

絶縁層 16 上に、第 3 の導電層 17 として、Ta を 100 nm の厚さになるように抵抗加熱蒸着により成膜した。

【0079】

次に、第 3 の導電層 17 上に、ポジ型フォトリソist をスピンコートし、さらにフォトマスクパターン（円形）を露光、現像し、マスクパターン（円形の開口）を形成した。このときの開口径 W_1 は $1.5 \mu\text{m}$ とした。

【0080】

〔工程 7〕

次に、エッチングガスとして CF_4 、 H_2 の混合ガス、エッチングパワーとして 150 W、エッチング圧力として 5 Pa の条件で、ドライエッチングを行い、第 2 の導電層 15 上面でエッチングをストップした。次に、エッチングガスとして O_2 、エッチングパワー 150 W、エッチング圧力として 10 Pa として、第 2 の導電層 15 のドライエッチングを行い、保護層 14 上部でエッチングをストップさせ、開口 20 を形成した。

【0081】

〔工程 8〕

残ったマスクパターンを、剥離液（剥離液 104 / 東京応化製）にて除去した。

【0082】

〔工程 9〕

次に、 BHF [HF (50%) : NH_4F (40%) = 1 : 5] に、10 秒間浸すことにより、保護層 14 をウエットエッチングし、水洗 30 秒行なった。

【0083】

〔工程 10〕

C_2H_4 中で、600℃で加熱することで、円形の開口 20 内に露出した Co 粒

子を介してカーボンファイバーを、第1の導電層12上に、第2の導電層15上面以下の高さになるように成長させ、電子放出膜3を形成した。尚、成長条件はこの条件に限定されるものではない。

【0084】

(実施例4)

本実施例では、図2に示すように、実施例1で作製した電子放出素子の上方にアノード電極8を配置し、アノード電極8、及びカソード電極2とゲート電極7との間にそれぞれ電圧を印加してその電子放出特性を測定した。

【0085】

印加電圧は $V_a = 10 \text{ kV}$ 、 $V_b = 20 \text{ kV}$ で、電子放出膜3とアノード電極8との距離 H を 2 mm とした。ここで、アノード電極8として蛍光体を塗布した電極を用い、電子ビームのサイズを観察した。ここで言う電子ビームサイズとは、発光した蛍光体のピーク輝度が10%の領域までのサイズのことをいう。電子ビーム径は径 $80 \mu\text{m} / 80 \mu\text{m}$ (x/y) となった。

【0086】

また、実施例2、3で作製した電子放出素子についても、同様にして電子放出特性を測定したところ、ビーム径を小さくすることができ、また、低電圧で駆動することができた。

【0087】

(実施例5)

上記実施例3で作製した電子放出素子を用いて画像表示装置を作製した。実施例3で示した素子を 100×100 のマトリクス状に配置した。配線は図5に示したようにX方向配線($D_{x1} \sim D_{xm}$)側をカソード電極2に接続し、Y方向配線($D_{y1} \sim D_{yn}$)側をゲート電極7に接続した。各電子放出素子は、横 $300 \mu\text{m}$ 、縦 $300 \mu\text{m}$ のピッチで配置した。各電子放出素子の上方には蛍光体を配置した。この結果、マトリクス駆動が可能な高精細で輝度ばらつきの少ない画像表示装置が形成できた。

【0088】

【発明の効果】

本発明の製造方法によれば、集束電極の開口幅制御及びプロセスマージンの増加による、ディスプレイ画面内での輝度ムラの減少、及び電子ビームの広がりの均一化による混色の防止により、にじみが小さく鮮やかなディスプレイを歩留まり良く製造することができる。

【図面の簡単な説明】

【図 1】

本発明にかかる電子放出素子の製造方法のフロー図である。

【図 2】

本発明にかかる電子放出素子の構成を示す断面及び平面図である

【図 3】

本発明にかかる電子放出素子の製造方法の一例を示した模式図である。

【図 4】

本発明にかかる単純マトリクス配置の電子源を示す構成図である。

【図 5】

本発明にかかる単純マトリクス配置の電子源を用いた画像表示装置を示す概略構成図である。

【図 6】

本発明にかかる画像形成装置における蛍光膜を示す図である。

【符号の説明】

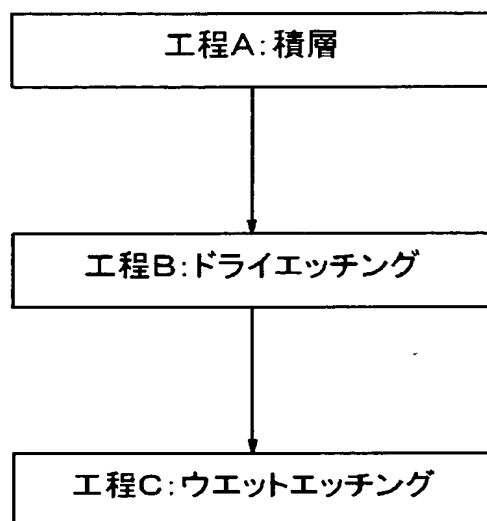
- 1 基板
- 2 カソード電極
- 3 電子放出膜
- 4 保護層
- 5 集束電極
- 6 絶縁層
- 7 ゲート電極
- 8 アノード電極
- 9 駆動電源
- 10 高圧電源

- 1 2 第 1 の導電層
- 1 3 電子放出体を構成する材料を少なくとも一部含む層
- 1 4 保護層
- 1 5 第 2 の導電層
- 1 6 絶縁層
- 1 7 第 3 の導電層
- 2 0 開口
- 4 1 電子源基体
- 4 2 X 方向配線
- 4 3 Y 方向配線
- 4 4 電子放出素子
- 5 1 リアプレート
- 5 2 指示枠
- 5 3 ガラス基体
- 5 4 蛍光体
- 5 5 メタルバック
- 5 6 フェースプレート
- 5 7 外囲器
- 6 1 黒色導電材
- 6 2 蛍光体

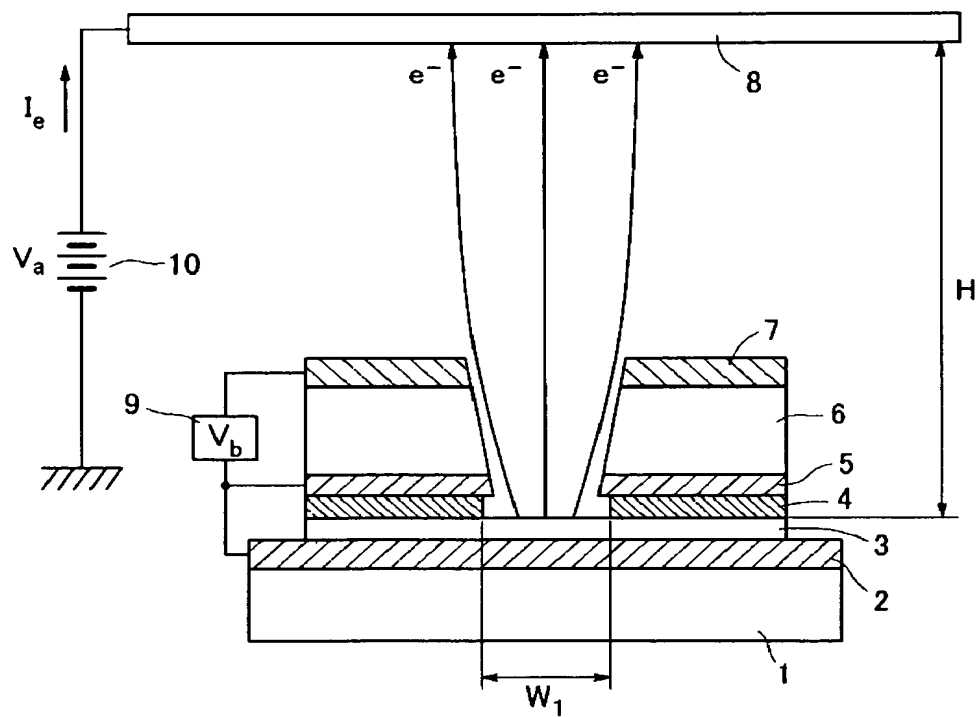
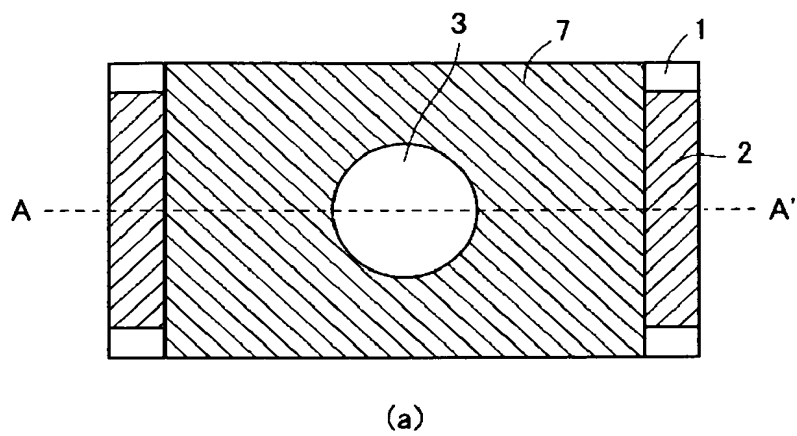
【書類名】

図面

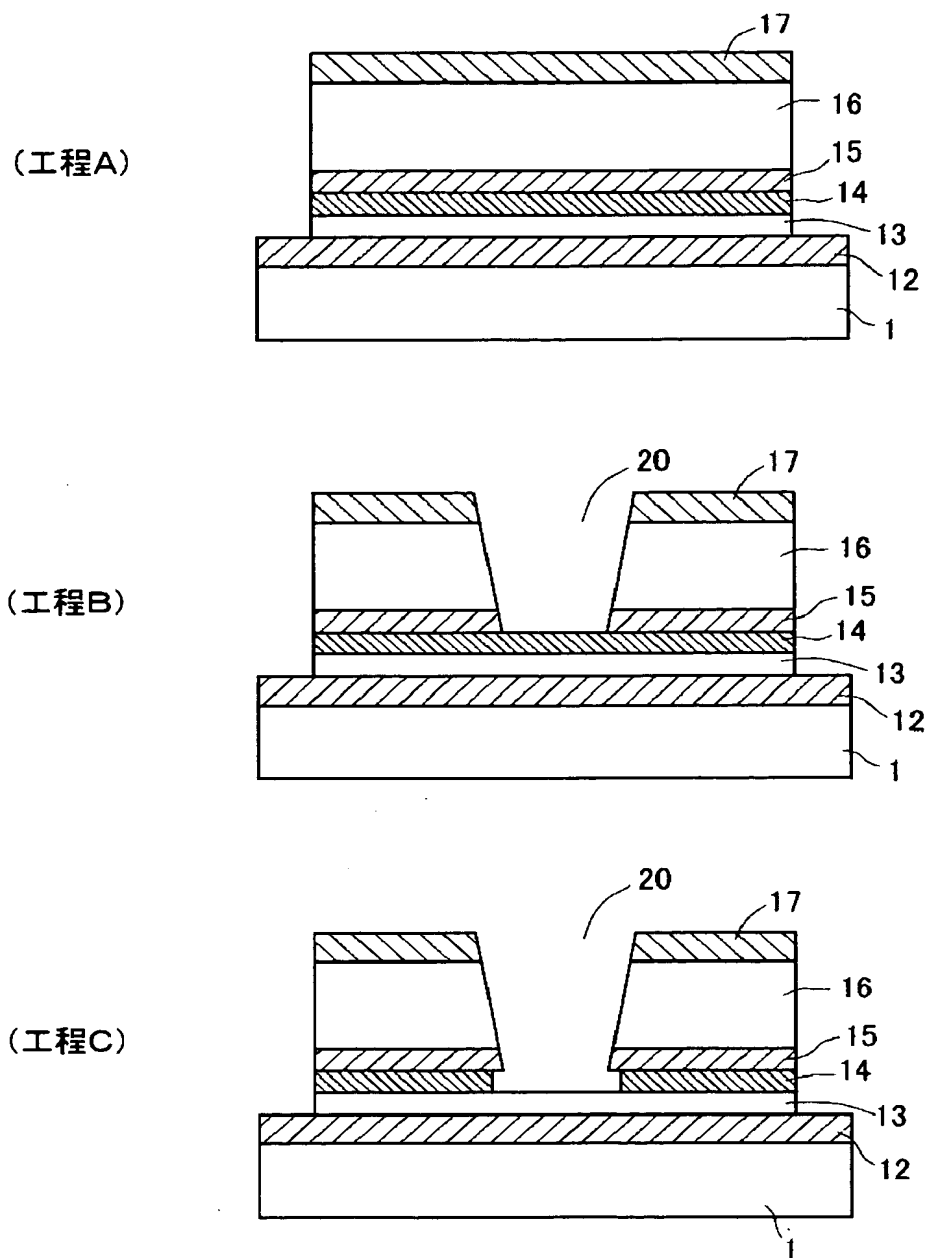
【図 1】



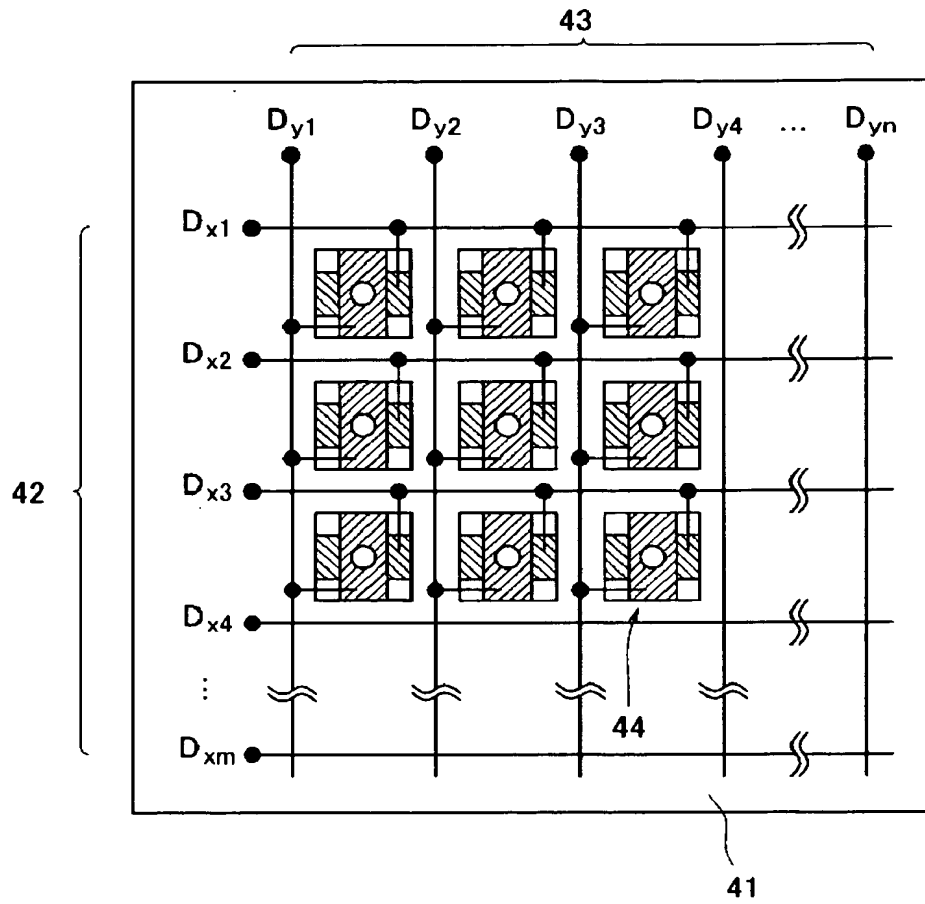
【圖 2】



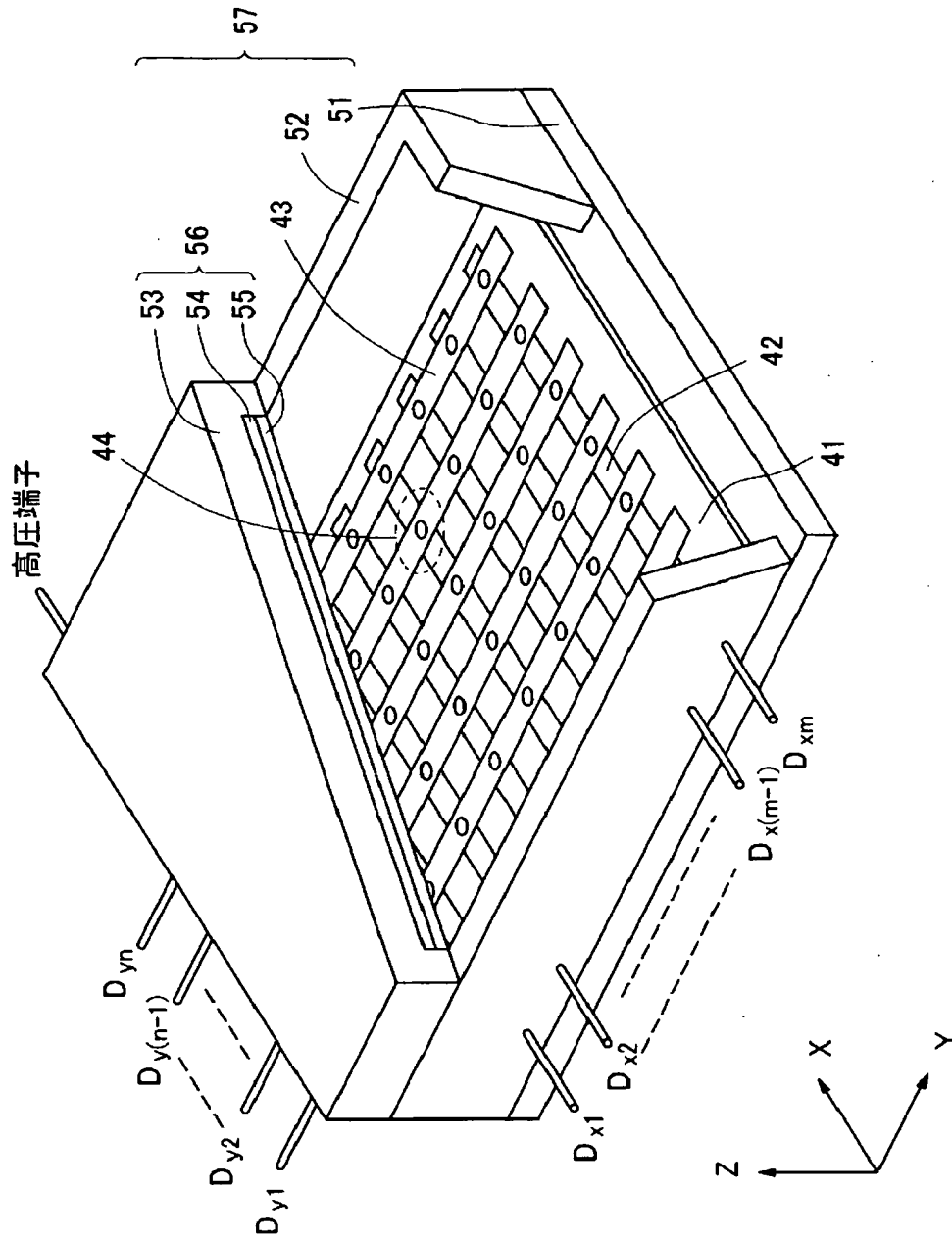
【図 3】



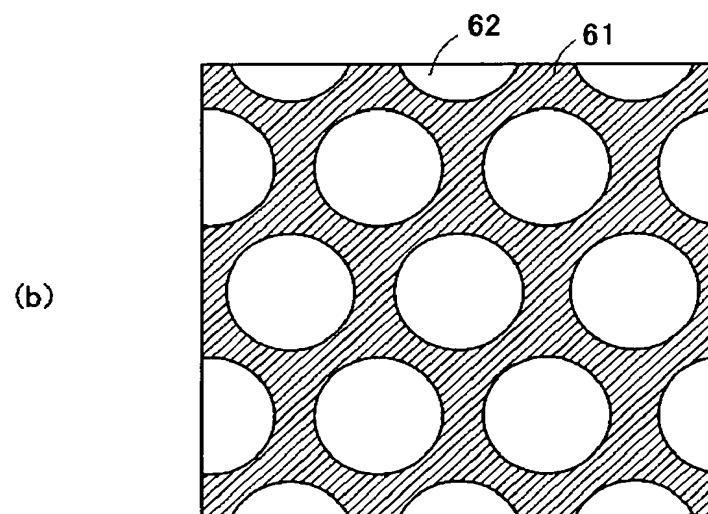
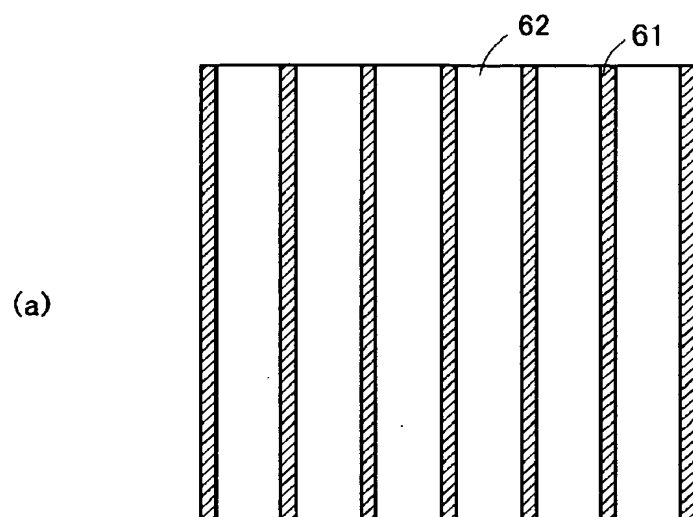
【図 4】



【図 5】



【図 6】



【書類名】 要約書

【要約】

【課題】 製造プロセスが容易で、電子ビーム径の制御性が良好な電子放出素子の製造方法を提供する。

【解決手段】 基板 1 上に、カソード電極を形成するための第 1 の導電層 12、電子放出膜を形成するための電子放出体を構成する材料の少なくとも一部を含む層 13、保護層 14、集束電極を形成するための第 2 の導電層 15、絶縁層 16、ゲート電極を形成するための第 3 の導電層 17 を積層し、第 3 の導電層 17 より保護層 14 までドライエッチングにより開口 20 を形成し、次いで、ウエットエッチングにより、保護層 14 をエッチングして、開口 20 内に電子放出体を構成する材料の少なくとも一部を含む層 13 の一部を露出させる。

【選択図】 図 3

特願 2 0 0 3 - 1 7 0 2 8 3

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 1 0 0 7]

1. 変更年月日

1 9 9 0 年 8 月 3 0 日

[変更理由]

新規登録

住 所

東京都大田区下丸子 3 丁目 3 0 番 2 号

氏 名

キャノン株式会社